

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-116930

(43)Date of publication of application : 02.05.1997

(51)Int.Cl.

H04N 13/02

(21)Application number : 07-272473

(71)Applicant : SANYO ELECTRIC CO LTD

(22)Date of filing : 20.10.1995

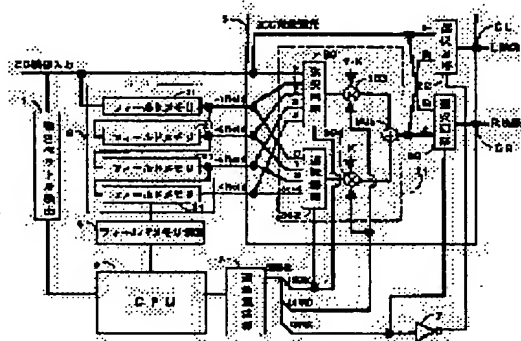
(72)Inventor : MORI YUKIO
IINUMA TOSHIYA
UCHIDA HIDEKAZU

(54) METHOD FOR CONVERTING TWO-DIMENSIONAL VIDEO INTO THREE-DIMENSIONAL VIDEO

(57)Abstract:

PROBLEM TO BE SOLVED: To stereoscopically view a subject moving to the left and a subject moving to the right by selecting one of an input video and a delay video as a picture element for the left eye, and selecting the other as the picture element for the right eye for the respective picture elements based on discrimination information and generating a video for the left eye and a video for the right eye.

SOLUTION: A right/left video selection circuit 3 is controlled based on a delay quantity calculation circuit 6. When the code of delay quantity, which is obtained by the delay quantity calculation circuit 6, is positive, a right eye video selection circuit 33 selects the delay video (the output of an interpolation circuit 31), and a left eye video selection circuit 32 selects a through video. When the code of the delay quantity, which is obtained by the delay quantity calculation circuit 6, is negative, the right eye video selection circuit 33 selects the through video and the left eye video selection circuit 32 selects the delay video (the output of the interpolation circuit 31). Thus, the plural subjects different in moving directions can stereoscopically be viewed.



LEGAL STATUS

[Date of request for examination] 25.08.1997

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3096625

[Date of registration] 04.08.2000

BEST AVAILABLE COPY

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-116930

(43) 公開日 平成9年(1997)5月2日

(51) Int.Cl.⁶

H 0 4 N 13/02

識別記号

庁内整理番号

F I

H 0 4 N 13/02

技術表示箇所

審査請求 未請求 請求項の数 3 O L (全 6 頁)

(21) 出願番号 特願平7-272473

(22) 出願日 平成7年(1995)10月20日

(71) 出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目5番5号

(72) 発明者 森 幸夫

大阪府守口市京阪本通2丁目5番5号 三

洋電機株式会社内

(72) 発明者 飯沼 俊哉

大阪府守口市京阪本通2丁目5番5号 三

洋電機株式会社内

(72) 発明者 内田 秀和

大阪府守口市京阪本通2丁目5番5号 三

洋電機ソフトウェア株式会社内

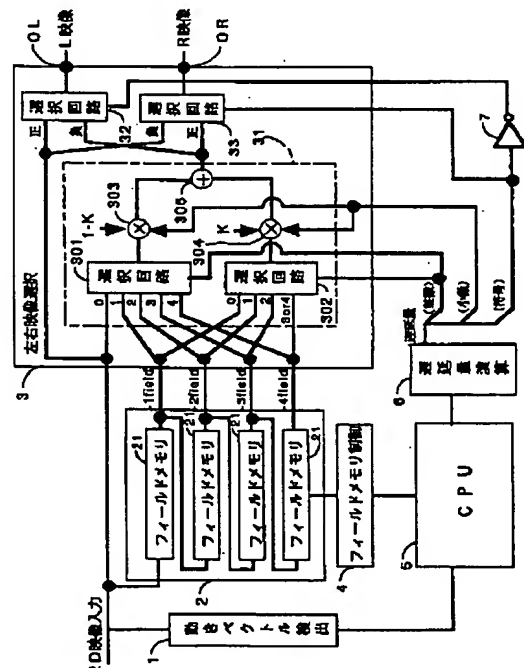
(74) 代理人 弁理士 香山 秀幸

(54) 【発明の名称】 2次元映像を3次元映像に変換する方法

(57) 【要約】

【課題】 この発明は、左方向に移動する被写体と右方向に移動する被写体との両方を立体視できる2次元映像を3次元映像に変換する方法を提供することを目的とする。

【解決手段】 2次元の入力映像に基づいて、画素単位より大きな領域毎に被写体の動きの大きさおよび方向に関する情報を検出するステップ、各領域毎に検出された被写体の動きの大きさおよび方向に関する情報に基づいて、各画素毎に遅延映像を左目用映像と右目用映像との何れにすべきかを示す識別情報を生成するとともに各画素毎に遅延量を算出するステップ、各画素毎に算出された遅延量に基づいて、入力映像に対して、各画素毎に対応する遅延量分だけ遅延された遅延映像をそれぞれ生成するステップ、および各画素毎に生成された、識別情報に基づいて、各画素毎に入力映像および遅延映像のうちの一方を左目用画素として選択するとともに他方を右目用画素として選択し、これにより、左目用映像と右目用映像とを生成するステップを備えている。



【特許請求の範囲】

【請求項1】 2次元の入力映像に基づいて、画素単位より大きな領域毎に被写体の動きの大きさおよび方向に関する情報を検出する第1ステップ、

各領域毎に検出された被写体の動きの大きさおよび方向に関する情報に基づいて、各画素毎に遅延映像を左目用映像と右目用映像との何れにすべきかを示す識別情報を生成するとともに、各画素毎に遅延量を算出する第2ステップ、

各画素毎に算出された遅延量に基づいて、入力映像に対して、各画素毎に対応する遅延量分だけ遅延された遅延映像をそれぞれ生成する第3ステップ、および各画素毎に生成された、識別情報に基づいて、各画素毎に入力映像および遅延映像のうちの一方を左目用画素として選択するとともに他方を右目用画素として選択し、これにより、左目用映像と右目用映像とを生成する第4ステップ、

を備えている2次元映像を3次元映像に変換する方法。

【請求項2】 第2ステップは、各領域毎に検出された被写体の動きの大きさおよび方向に関する情報に基づいて、各領域毎に遅延映像を左目用映像と右目用映像との何れにすべきかを示す第1識別情報を生成するとともに、各領域毎にフィールド単位の遅延量を算出するステップ、および各領域毎に生成された第1識別情報と各領域毎に算出されたフィールド単位の遅延量に基づいて、各画素毎に遅延映像を左目用映像と右目用映像との何れにすべきかを示す第2識別情報を生成するとともに、各画素毎にフィールド単位より小さな単位の遅延量を算出するステップ、

を備えている請求項1に記載の2次元映像を3次元映像に変換する方法。

【請求項3】 第3ステップでは、入力映像に対してフィールド単位で遅延された映像を補間処理することにより、入力映像に対して、各画素毎に対応する遅延量分だけ遅延された遅延映像を生成する請求項2に記載の2次元映像を3次元映像に変換する方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、2次元映像を3次元映像に変換する方法に関する。

【0002】

【従来の技術】2次元映像を3次元映像に変換する方法として、2次元映像信号に基づいて、主映像信号と主映像信号に対して時間的に遅延された副映像信号とを生成し、一方を左目用映像信号として出力し、他方を右目用映像信号として出力する方法が知られている。しかしながら、この方法では、左方向に移動する被写体と右方向に移動する被写体とが存在するような映像の場合、これらの異なる方向に移動する被写体を立体視することは困難であった。

【0003】

【発明が解決しようとする課題】この発明は、左方向に移動する被写体と右方向に移動する被写体との両方を立体視できる2次元映像を3次元映像に変換する方法を提供することを目的とする。

【0004】

【課題を解決するための手段】この発明による2次元映像を3次元映像に変換する方法は、2次元の入力映像に基づいて、画素単位より大きな領域毎に被写体の動きの大きさおよび方向に関する情報を検出する第1ステップ、各領域毎に検出された被写体の動きの大きさおよび方向に関する情報に基づいて、各画素毎に遅延映像を左目用映像と右目用映像との何れにすべきかを示す識別情報を生成するとともに、各画素毎に遅延量を算出する第2ステップ、各画素毎に算出された遅延量に基づいて、入力映像に対して、各画素毎に対応する遅延量分だけ遅延された遅延映像をそれぞれ生成する第3ステップ、および各画素毎に生成された、識別情報に基づいて、各画素毎に入力映像および遅延映像のうちの一方を左目用画素として選択するとともに他方を右目用画素として選択し、これにより、左目用映像と右目用映像とを生成する第4ステップを備えていることを特徴とする。

【0005】第2ステップは、たとえば、各領域毎に検出された被写体の動きの大きさおよび方向に関する情報に基づいて、各領域毎に遅延映像を左目用映像と右目用映像との何れにすべきかを示す第1識別情報を生成するとともに、各領域毎にフィールド単位の遅延量を算出するステップ、および各領域毎に生成された第1識別情報と各領域毎に算出されたフィールド単位の遅延量に基づいて、各画素毎に遅延映像を左目用映像と右目用映像との何れにすべきかを示す第2識別情報を生成するとともに、各画素毎にフィールド単位より小さな単位の遅延量を算出するステップを備えているものが用いられる。この場合、第3ステップでは、たとえば、入力映像に対してフィールド単位で遅延された映像を補間処理することにより、入力映像に対して、各画素毎に対応する遅延量分だけ遅延された遅延映像が生成される。

【0006】この発明によれば、各領域の被写体の動きの方向および大きさに応じて、各画素毎に遅延量の異なる映像を左目用映像および右目用映像として提供することができる。したがって、動きの方向が異なる複数の被写体を立体視することが可能となる。また、大きな領域単位で遅延量を変化させた場合には、領域の境界において歪みが生じることがある。この発明では、小さな領域間で遅延量を緩やかに変化させることができるため、歪みを軽減することができる。

【0007】

【発明の実施の形態】以下、図面を参照して、この発明の実施の形態について説明する。

【0008】図1は、2次元映像を3次元映像に変換す

るための2D/3D映像変換装置の構成を示している。

【0009】2次元の入力映像信号は、動きベクトル検出回路1、遅延映像生成回路2および左右映像選択回路3に送られる。左右映像選択回路3に送られた入力映像をスルー映像ということにする。

【0010】遅延映像生成回路2は、複数のフィールドメモリ21、この例では4つのフィールドメモリ21を備えている。第1段目のフィールドメモリ21には、スルー映像より1フィールド前の映像が蓄積される。これらのフィールドメモリ21は、直列に接続されており、第1段目のフィールドメモリ21に新たなフィールドの映像信号が入力される毎に、それぞれ前段のフィールドメモリ21の内容が後段のフィールドメモリ21に転送される。

【0011】したがって、2D/3D映像変換装置に新たなフィールドの映像信号が入力された時点では、第1段目のフィールドメモリ21には、スルー映像に対して1フィールド前の映像が蓄積されている。第2段目のフィールドメモリ21には、スルー映像に対して2フィールド前の映像が蓄積されている。第3段目のフィールドメモリ21には、スルー映像に対して3フィールド前の映像が蓄積されている。第4段目のフィールドメモリ21には、スルー映像に対して4フィールド前の映像が蓄積されている。各フィールドメモリ21の出力映像は、スルー映像に対して、フィールド単位で遅延された映像である。各フィールドメモリ21の出力映像は、左右映像選択回路3に送られる。

【0012】各フィールドメモリ21への映像の書き込みおよび映像の読み出しは、CPU5からの指令に基づいて、フィールドメモリ制御回路4によって制御される。

【0013】左右映像選択回路3は、左目用映像出力端子OLと、右目用映像出力端子ORとを備えており、画素毎に、スルー映像および遅延された映像のうち、一方を一方の出力端子に出力し、他方を他方の出力端子に出力する。

【0014】左右映像選択回路3は、スルー映像に対してフィールド単位より小さい単位で遅延された映像を生成するための補間回路31、左目用画像選択回路32および右目用画像選択回路33を備えている。

【0015】補間回路31は、第1選択回路301、第2選択回路302、第1乗算器303、第2乗算器304および加算器305を備えている。第1選択回路301は、スルー映像、第1段目のフィールドメモリ21の出力映像、第2段目のフィールドメモリ21の出力映像、第3段目のフィールドメモリ21の出力映像および第4段目のフィールドメモリ21の出力映像のうちから、1つの映像を選択して出力する。

【0016】第2選択回路302は、第1段目のフィールドメモリ21の出力映像、第2段目のフィールドメモリ

リ21の出力映像、第3段目のフィールドメモリ21の出力映像および第4段目のフィールドメモリ21の出力映像のうちから、1つの映像を選択して出力する。

【0017】第1乗算器303は第1選択回路301の出力に係数 $(1-K)$ を乗算する。第2乗算器304は第2選択回路302の出力に係数 K を乗算する。加算器305は、第1乗算器303の出力と、第2乗算器304の出力とを加算する。

【0018】左目用画像選択回路32は、スルー映像および補間回路31の出力のうちのいずれか一方を選択して、左目用映像出力端子OLに供給する。右目用画像選択回路33は、スルー映像および補間回路31の出力のうちのいずれか一方を選択して、右目用映像出力端子ORに供給する。

【0019】左右映像選択回路3は、遅延量演算回路6に基づいて制御される。遅延量演算回路6は、CPU5から送られてきた複数の分割領域に対するフィールド単位の遅延量に基づいて、各画素毎にフィールド単位より小さい単位で遅延量を算出する。

【0020】入力映像の各フィールドにおいて、1画素毎に遅延量演算回路6から遅延量が出力される。遅延量は、被写体の動きの方向を示す符号（正負符号）と、被写体の動きの大きさに基づいて算出された遅延量とからなる。また、遅延量は、フィールド単位の遅延量を表す整数部と、フィールド単位より小さい単位の遅延量を表す小数部とからなる。この例では、被写体が左から右に動いている場合には符号は正となり、被写体が右から左に動いている場合には符号は負となる。また、遅延量は、被写体の動きが大きいほど小さくなるように決定される。

【0021】遅延量の整数部を表す信号は、第1選択回路301および第2選択回路302に制御信号として送られる。遅延量の整数部が0のときには、第1選択回路301はスルー映像を選択し、第2選択回路302は第1段目のフィールドメモリ21の出力映像（1フィールド遅延映像）を選択する。遅延量の整数部が1のときには、第1選択回路301は第1段目のフィールドメモリ21の出力映像（1フィールド遅延映像）を選択し、第2選択回路302は第2段目のフィールドメモリ21の出力映像（2フィールド遅延映像）を選択する。

【0022】遅延量の整数部が2のときには、第1選択回路301は第2段目のフィールドメモリ21の出力映像（2フィールド遅延映像）を選択し、第2選択回路302は第3段目のフィールドメモリ21の出力映像（3フィールド遅延映像）を選択する。遅延量の整数部が3のときには、第1選択回路301は第3段目のフィールドメモリ21の出力映像（3フィールド遅延映像）を選択し、第2選択回路302は第4段目のフィールドメモリ21の出力映像（4フィールド遅延映像）を選択する。遅延量の整数部が4のときには、第1選択回路30

1は第4段目のフィールドメモリ21の出力映像(4フィールド遅延映像)を選択し、第2選択回路302は第4段目のフィールドメモリ21の出力映像(4フィールド遅延映像)を選択する。

【0023】遅延量の小数部を表す信号は、係数Kを表す信号として、第1乗算器303および第2乗算器304に供給される。したがって、加算器305からは、整数部と小数部とで表されるフィールド単位より小さい単位の遅延量分だけ、スルー映像に対して遅延された映像(以下、遅延映像という)が出力される。

【0024】遅延量演算回路6によって得られた遅延量の符号を示す信号は、そのまま右目用映像選択回路33に制御信号として送られる。一方、左目用映像選択回路32には、遅延量演算回路6によって得られた遅延量の符号を示す信号がインバータ7を介して制御信号として送られる。つまり、左目用映像選択回路32には、遅延量演算回路6によって得られた遅延量の符号が反転された信号が供給される。

【0025】遅延量演算回路6によって得られた遅延量の符号が正のときには、右目用映像選択回路33は遅延映像(補間回路31の出力)を選択し、左目用映像選択回路32はスルー映像を選択する。遅延量演算回路6によって得られた遅延量の符号が正のときには、右目用映像選択回路33はスルー映像を選択し、左目用映像選択回路32は遅延映像(補間回路31の出力)を選択する。

【0026】図2は、動きベクトル検出回路1によって検出された分割領域毎に水平方向の動きベクトルから、各画素毎の遅延量が算出されるまでの流れを示している。

【0027】入力映像が、たとえば図3に示すように、上部に静止した樹木、山および家の被写体が存在し、下部左側に右方向に向かって移動する自動車の被写体が存在し、下部右側に左方向に向かって移動する人の被写体が存在するような映像であるとする。自動車の移動速度は、人の移動速度より速いものとする。

【0028】動きベクトル検出回路1は、図2(a)に示すように、たとえば、1フィールドの全画像領域が4分割された各領域E11、E12、E21、E22毎に、水平方向の動きベクトルを検出する。図2(a)に示すように、分割領域のうち、左上の領域E11および右上の領域E12において検出された水平方向の動きベクトルは0である。分割領域のうち、左下の領域E21において検出された水平方向の動きベクトルの方向は右向きである。右下の領域E22において検出された水平方向の動きベクトルの方向は左向きであり、その大きさは左下の領域において検出された水平方向の動きベクトルの大きさより小さい。

【0029】CPU5は、各分割領域毎の動きベクトルに基づいて、図2(b)に示すように、各領域毎にフィ

ールド単位の遅延量を算出する。この例では、左上領域の遅延量D11および右上領域の遅延量D12は、ともに0である。左下領域の遅延量D21は、+1である。右下領域の遅延量D22は、-3である。

【0030】遅延量演算回路6は、CPU5によって求められた各領域毎の遅延量D11、D12、D21、D22に基づいて、各画素毎の遅延量を次のようにして算出する。

【0031】まず、1フィールドの全画像領域を図2

10 (c)のように、9ブロックB11、B12、B13、B21、B22、B23、B31、B32、B33に分割する。左上のブロックB11内の各画素の遅延量を、CPU5によって算出された左上の領域E11に対する遅延量D11と決定する。また、右上のブロックB13内の各画素の遅延量を、CPU5によって算出された右上の領域E12に対する遅延量D12と決定する。

【0032】また、左下のブロックB31内の各画素の遅延量を、CPU5によって算出された左下の領域E21に対する遅延量D21と決定する。また、右下のブロックB33内の各画素の遅延量を、CPU5によって算出された右下の領域E22に対する遅延量D22と決定する。

【0033】左上のブロックB11と右上のブロックB13との間のブロックB12内の各画素の遅延量を、その画素の位置に応じて、遅延量D11とD12とを加重平均することによって求める。

【0034】左上のブロックB11と左下のブロックB31との間のブロックB21内の各画素の遅延量を、その画素の位置に応じて、遅延量D11とD21とを加重平均することによって求める。

【0035】右上のブロックB13と右下のブロックB33との間のブロックB23内の各画素の遅延量を、その画素の位置に応じて、遅延量D12とD22とを加重平均することによって求める。

【0036】左下のブロックB31と右下のブロックB33との間のブロックB32内の各画素の遅延量を、その画素の位置に応じて、遅延量D21とD22とを加重平均することによって求める。

【0037】中央のブロックB22の各画素の遅延量を、その画素の位置に応じて、ブロックB12に対して決定された遅延量(D11とD12との加重平均)と、ブロックB32に対して決定された遅延量(D21とD22との加重平均)とを加重平均することによって求める。この結果、図2(d)に示すように、各画素毎の遅延量が求められる。

【0038】図2(d)において、遅延量が0の画素に対しては、左目用映像出力端子OLおよび右目用映像出力端子ORに、スルー映像が出力される。図2(d)において、遅延量が正の画素に対しては、スルー映像が左目用映像出力端子OLに送られ、遅延量に応じた遅延映

像が右目用映像出力端子ORに送られる。図2(d)において、遅延量が負の画素に対しては、スルー映像が右目用映像出力端子ORに送られ、遅延量に応じた遅延映像が左目用映像出力端子OLに送られる。

【 0 0 3 9 】 この結果、図 3 の入力映像に対して、図 3 に示すような左目用映像および右目用映像が得られる。つまり、自動車の被写体の表示位置は、左目用映像に対して右目用映像の方が左側にあるので、左目用映像を左目のみで観察し、右目用映像を右目のみで観察すると、前方に飛び出して見える。また、自動車と反対方向に移動している人の被写体の表示位置も、左目用映像に対して右目用映像の方が左側にあるので、前方に飛び出して見える。

【 0 0 4 0 】

【発明の効果】この発明によれば、左方向に移動する被写体と右方向に移動する被写体との両方を立体視できるようにする。

【図面の簡単な説明】

【図１】２Ｄ／３Ｄ映像変換装置の構成を示すブロック図である。

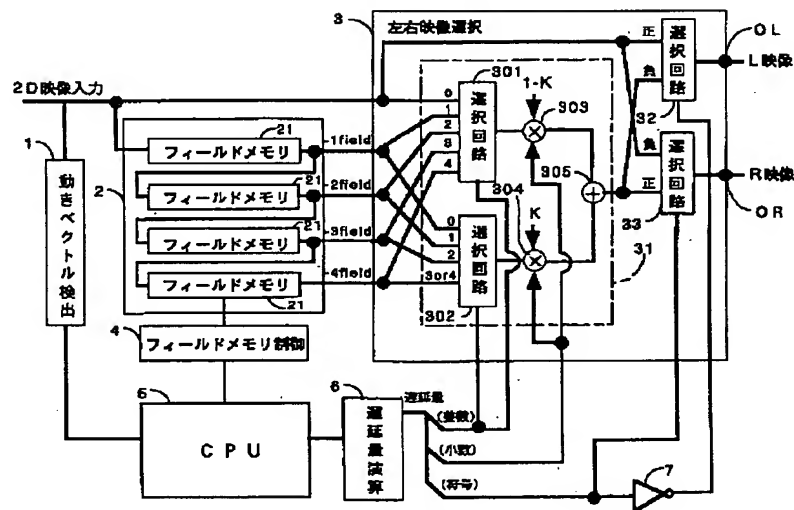
【図2】動きベクトル検出回路によって検出された分割領域毎に水平方向の動きベクトルから、各画素毎の遅延量が算出されるまでの流れを示す説明図である。

【図3】入力映像の一例ならびにそれに対して得られた左目用映像および右目用映像を示す模式図である。

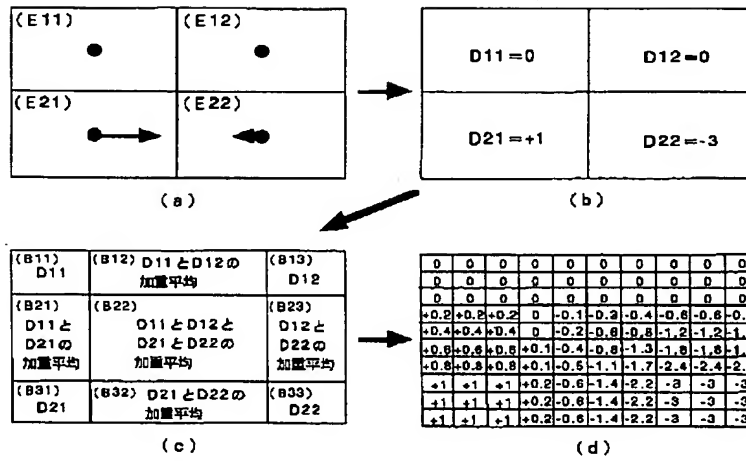
【符号の説明】

- 1 動きベクトル検出回路
- 2 遅延映像生成回路
- 3 左右映像選択回路
- 4 フィールドメモリ制御回路
- 5 CPU
- 6 遅延量演算回路
- 7 インバータ
- 21 フィールドメモリ
- 31 補間回路
- 32 左目用映像選択回路
- 33 右目用映像選択回路
- 301、302 選択回路
- 303、304 乗算器
- 305 加算器

【图 1】



【図 2】



【図 3】

